

#DataBase:
 espacenet
 #PatmonitorVersion:
 122
 #DownloadDate:
 2004-02-09
 #Title:
 SEMICONDUCTOR DEVICE, AND ITS MANUFACTURE
 #PublicationNumber:
 JP11260963
 #PublicationDate:
 1999-09-24
 #Inventor:
 MURAYAMA HIROSHI
 #Applicant:
 SHINKO ELECTRIC IND CO LTD
 #RequestedPatent:
 JP11260963
 #ApplicationNumber:
 JP19980060918
 #ApplicationDate:
 1998-03-12
 #PriorityNumber:

#IPC:
 H01L23/12;H01L21/56;H01L21/60;H01L23/28
 #NCL:

#Equivalents:

#Abstract:
 PROBLEM TO BE SOLVED: To make a highly reliable product by contriving thinning and weight reduction of a semiconductor device. SOLUTION: This a semiconductor device where the rear side of a semiconductor element 10 is joined with one side of a heat sink 12, and a substrate 16 provided with a wiring pattern electrically connected with the semiconductor element 10 is supported by the side of one face of a heat sink 12 in such a way that the electrode 2 on surface side of the semiconductor element 10 and the side of its one end of the above wiring pattern are electrically connected with each other and that the periphery of the substrate 16 whereon this semiconductor element 10 is mounted is bonded. In this case, the substrate 16 is made in step form at the boundary section between the region where the semiconductor element 10 is mounted and the region where it is bonded to the heat sink 12, and an external connection terminal 18a electrically connected with the above wiring pattern is made protuberantly from the face on the side of the other face of the region where the semiconductor element 10 of the substrate 16 is mounted, on the side of the other face of the region of being bonded to the heat sink 1 of the substrate 16.

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-260963

(43)公開日 平成11年(1999)9月24日

(51)Int.Cl. ⁶	識別記号	F I	
H 0 1 L 23/12		H 0 1 L 23/12	L
21/56		21/56	J
21/60	3 1 1	21/60	3 1 1 S
23/28		23/28	D

審査請求 未請求 請求項の数8 OL (全 7 頁)

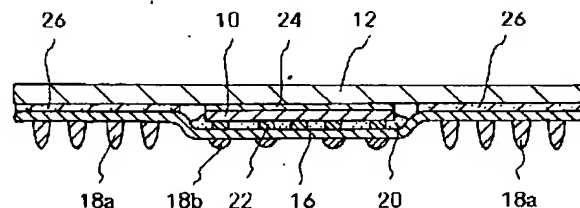
(21)出願番号	特願平10-60918	(71)出願人	000190688 新光電気工業株式会社 長野県長野市大字栗田字舎利田711番地
(22)出願日	平成10年(1998)3月12日	(72)発明者	村山 啓 長野県長野市大字栗田字舎利田711番地 新光電気工業株式会社内
		(74)代理人	弁理士 綿貫 隆夫 (外1名)

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 半導体装置の薄型化、軽量化を図り、信頼性の高い製品として提供する。

【解決手段】 放熱板１２の一方の面に半導体素子１０の裏面側が接合され、前記半導体素子と電気的に接続される配線パターンが設けられた基板１６が、前記放熱板の一方の面側に、前記半導体素子の表面側の電極２２と前記配線パターン的一端側とが電気的に接続されて該半導体素子が搭載された基板の周囲が接着されるようにして支持された半導体装置であって、前記基板１６が、前記半導体素子１０が搭載された領域と前記放熱板１２に接着された領域の境界部分で段差状に成形されており、前記基板１６の放熱板１２に接着された領域の他面側に、前記配線パターンと電気的に接続された外部接続端子１８ａが、前記基板１６の半導体素子１０が搭載された領域の他面側の面よりも突出して形成されていることを特徴とする。



【特許請求の範囲】

【請求項1】 放熱板の一方の面に半導体素子の裏面側が接合され、

前記半導体素子と電氣的に接続される配線パターンが設けられた基板が、前記放熱板の一方の面側に、前記半導体素子の表面側の電極と前記配線パターンの一端側とが電氣的に接続されて該半導体素子が搭載された基板の周囲が接着されるようにして支持された半導体装置であって、

前記基板が、前記半導体素子が搭載された領域と前記放熱板に接着された領域の境界部分で段差状に成形されており、

前記基板の放熱板に接着された領域の他面側に、前記配線パターンと電氣的に接続された外部接続端子が、前記基板の半導体素子が搭載された領域の他面側の面よりも突出して形成されていることを特徴とする半導体装置。

【請求項2】 前記半導体素子と前記基板の片面側とが異方性導電膜を介して接着され、該異方性導電膜により前記半導体素子の電極形成面が覆われるとともに、前記半導体素子と前記配線パターンの一端側とが電氣的に接続されていることを特徴とする請求項1記載の半導体装置。

【請求項3】 前記半導体素子がフリップチップ接続により前記配線パターンの一端側に電氣的に接続され、前記半導体素子の電極形成面がアンダーフィル材により覆われていることを特徴とする請求項1記載の半導体装置。

【請求項4】 前記半導体素子の電極形成面と前記基板の片面側との間に異方性導電膜またはアンダーフィル材が充填されて前記半導体素子の側面部分まで覆われるとともに該半導体素子の側面と前記基板との間にメニスカスが形成されていることを特徴とする請求項2または3記載の半導体装置。

【請求項5】 前記基板が、電氣的絶縁性のフィルム、テープ等の可撓性を有するものであることを特徴とする請求項1、2、3または4記載の半導体装置。

【請求項6】 前記基板の半導体素子が搭載された領域の他面側に、外部接続端子が形成されていることを特徴とする請求項1、2、3、4または5記載の半導体装置。

【請求項7】 半導体素子を搭載する部位の基板の形状に合わせて成形凹部が形成された成形面に、基板の配線パターンが形成された片面側の半導体素子を搭載する部位に異方性導電膜を被着した基板の他面側をセットし、該基板の片面側に前記半導体素子の電極形成面と前記配線パターンの一端側とを位置合わせしてセットした下型治具と、

前記半導体素子の裏面側と対応する部位と前記基板の片面側の周囲を接着する部位に接着剤を被着した放熱板を支持した上型治具とを対向して組み合わせて前記基板と

前記放熱板とを挟圧することにより、

前記成形凹部の形状にならって前記基板を段差状に成形するとともに前記基板と前記放熱板とを一体に接合し、前記半導体素子を搭載した部位では、前記異方性導電膜を介して前記半導体素子と前記基板の他面側に設けられる外部接続端子とを電氣的に接続する前記配線パターンの一端側とを電氣的に接続し、

次に、前記基板の他面側に外部接続端子を形成することを特徴とする半導体装置の製造方法。

【請求項8】 半導体素子を搭載する部位の形状に合わせて成形凹部が形成された成形面に、前記基板の片面側に形成された配線パターンの一端側に半導体素子がフリップチップ接続されて前記基板の他面側に設けられる外部接続端子と電氣的に接続する前記配線パターンの一端側に電氣的に接続されるとともに、前記半導体素子の電極形成面がアンダーフィル材により覆われた基板がセットされた下型治具と、

前記半導体素子の裏面側に対応する部位と前記基板の片面側の周囲を接着する部位に接着剤を被着した放熱板を支持した上型治具とを対向して組み合わせて前記基板と前記放熱板とを挟圧することにより、

前記成形凹部の形状にならって前記基板を段差状に成形するとともに前記基板と前記放熱板とを一体に接合し、次に、前記基板の他面側に外部接続端子を形成することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体装置及びその製造方法に関し、より詳細には放熱板を有するBGA(Ball Grid Array)タイプの半導体装置とその好適な製造方法に関するものである。

【0002】

【従来の技術】半導体素子の多ピン化、高機能化とともにパッケージの実装面を外部接続端子の配置領域として使用するBGAタイプの製品が提供されるようになってきた。図5はBGAタイプの半導体装置のうちTBGA(Tape BGA)と呼ばれる半導体装置の構成を示す。この半導体装置は半導体素子10の裏面に放熱板12を設けたもので、半導体素子10を挟んで放熱板12と対向する側に固定板14を介して基板16を接合している。

【0003】半導体素子10はフリップチップ接続により配線パターンの一端側に電氣的に接続される。20は半導体素子10の電極22を形成した面を封止するアンダーフィル材である。固定板14は半導体素子10を囲む矩形の枠状に形成された部材であり、パッケージが反ったりしないように保持する作用を有している。基板16には基材として樹脂基板や樹脂テープが使用されるが、樹脂テープを基材としたような場合には固定板14によって樹脂テープを支持することにより、パッケージ全体を保形することができる。固定板14はパッケージ

の放熱性を向上させる作用も有している。

【0004】

【発明が解決しようとする課題】ところで、BGA等の半導体装置には小型化、薄型化、軽量化が求められているが、上述した従来の半導体装置では固定板14を設けていることから、製品の重量が増し、部品点数が増えて製造コストがかかるという問題があった。そこで、本発明は、製品の小型化、薄型化を好適に図ることができ、製造も容易で、製造コストも好適に引き下げることができる放熱板を有するBGAタイプの半導体装置とその好適な製造方法を提供することを目的としてなされたものである。

【0005】

【課題を解決するための手段】本発明は上記目的を達成するため次の構成を備える。すなわち、放熱板の一方の面に半導体素子の裏面側が接合され、前記半導体素子と電気的に接続される配線パターンが設けられた基板が、前記放熱板の一方の面側に、前記半導体素子の表面側の電極と前記配線パターンの一端側とが電気的に接続されて該半導体素子が搭載された基板の周囲が接着されるようにして支持された半導体装置であって、前記基板が、前記半導体素子が搭載された領域と前記放熱板に接着された領域の境界部分で段差状に形成されており、前記基板の放熱板に接着された領域の他面側に、前記配線パターンと電気的に接続された外部接続端子が、前記基板の半導体素子が搭載された領域の他面側の面よりも突出して形成されていることを特徴とする。

【0006】また、前記半導体素子と前記基板の片面側とが異方性導電膜を介して接着され、該異方性導電膜により前記半導体素子の電極形成面が覆われるとともに、前記半導体素子と前記配線パターンの一端側とが電気的に接続されていることにより、半導体素子と配線パターンとの電気的接続が確実にかつ容易になされる。また、前記半導体素子がフリップチップ接続により前記配線パターンの一端側に電気的に接続され、前記半導体素子の電極形成面がアンダーフィル材により覆われていることにより、半導体素子の封止性が良好になり、半導体装置の反り等を抑えることができる。また、前記半導体素子の電極形成面と前記基板の片面側との間に異方性導電膜またはアンダーフィル材が充填されて前記半導体素子の側面部分まで覆われるとともに該半導体素子の側面と前記基板との間にメニスカスが形成されていることにより、半導体素子の封止性が向上し、半導体装置の信頼性が向上する。また、前記基板が、電気的絶縁性のフィルム、テープ等の可撓性を有するものは、基板の成形が容易であり、好適に半導体装置の薄型化を図ることができる。また、前記基板の半導体素子が搭載された領域の他面側に、外部接続端子が形成されていることを特徴とする。

【0007】また、半導体装置の製造方法において、半

導体素子を搭載する部位の基板の形状に合わせて成形凹部が形成された成形面に、基板の配線パターンが形成された片面側の半導体素子を搭載する部位に異方性導電膜を被着した基板の他面側をセットし、該基板の片面側に前記半導体素子の電極形成面と前記配線パターンの一端側とを位置合わせしてセットした下型治具と、前記半導体素子の裏面側と対応する部位と前記基板の片面側の周囲を接着する部位に接着剤を被着した放熱板を支持した上型治具とを対向して組み合わせて前記基板と前記放熱板とを挟圧することにより、前記成形凹部の形状にならって前記基板を段差状に成形するとともに前記基板と前記放熱板とを一体に接合し、前記半導体素子を搭載した部位では、前記異方性導電膜を介して前記半導体素子と前記基板の他面側に設けられる外部接続端子とを電気的に接続する前記配線パターンの一端側とを電気的に接続し、次に、前記基板の他面側に外部接続端子を形成することを特徴とする。

【0008】また、半導体素子を搭載する部位の形状に合わせて成形凹部が形成された成形面に、前記基板の片面側に形成された配線パターンの一端側に半導体素子がフリップチップ接続されて前記基板の他面側に設けられる外部接続端子と電気的に接続する前記配線パターンの一端側に電気的に接続されるとともに、前記半導体素子の電極形成面がアンダーフィル材により覆われた基板がセットされた下型治具と、前記半導体素子の裏面側に対応する部位と前記基板の片面側の周囲を接着する部位に接着剤を被着した放熱板を支持した上型治具とを対向して組み合わせて前記基板と前記放熱板とを挟圧することにより、前記成形凹部の形状にならって前記基板を段差状に成形するとともに前記基板と前記放熱板とを一体に接合し、次に、前記基板の他面側に外部接続端子を形成することを特徴とする。

【0009】

【発明の実施の形態】以下、本発明に係る半導体装置とその製造方法の実施形態について、添付図面とともに詳細に説明する。図1は本発明に係る半導体装置の一実施形態の構成を示す断面図である。本実施形態の半導体装置は放熱板12に基板16を接合する際に、固定板14を介することなくじかに基板16を放熱板12に接合したことを特徴とする。

【0010】半導体素子10は放熱板12の中央部に接着剤24により接合される。接着剤24には熱伝導性のよいものを使用し、半導体素子10から有効に熱放散されるようにする。半導体素子10と基板16とをフリップチップ法により接続する方法は従来と同様であるが、本実施形態では半導体素子10の電極22を形成した面と半導体素子10の側面部分までアンダーフィル材20によって封止される。

【0011】図2に半導体素子10を基板16とを接合した部位を拡大して示す。放熱板12上で半導体素子1

0が接合された部位では、半導体素子10を収容する空間を確保するため基板16は凹部状に形成される。凹部状に形成された周囲で基板16は接着剤26により放熱板12にじかに接着される。したがって、基板16が凹部状に形成された部位と放熱板12に接着される部位との境界部分で基板16は傾斜壁16aとなる。

【0012】半導体素子10を収容する基板16の凹部の内寸は半導体素子10の外寸法よりも若干大きく設定され、半導体素子10の側面と傾斜壁16aとの間でアンダーフィル材20がメニスカス状に這い上がり、半導体素子10の側面を確実に封止する。半導体素子10の側面部分までアンダーフィル材20で封止すると、基板16の凹部内に残る空き空間28の容積が小さくなるから、半導体素子10が発熱した際に空き空間28内に残留したエアが膨張することによって生じる影響を抑えることができるという利点もある。

【0013】図2に示すように、放熱板12上で半導体素子10を接合した周囲部分には基板16がじかに接着されているから、この部分のパッケージの厚さは半導体素子10を搭載しているパッケージの中央部分の厚さよりも薄くなっている。したがって、半導体素子10を搭載した領域よりも外側の領域内に設ける外部接続端子16aについては、パッケージの中央部分の厚さを考慮してその突出寸法（バンプの高さ）を設定する必要がある。

【0014】図1、2では半導体装置の厚さ方向を強調して外部接続端子18aを細長く図示しているが、これは外部接続端子18aが実装基板に接続できるようにその高さ等を設定することを意味するものであって、外部接続端子18aを細長形状に形成しなければならないものではない。半導体素子10の厚さは0.5mm程度、基板16の厚さは0.1mm程度であるから、外部接続端子18aは通常の球形に形成することによって実装に必要なバンプの高さを十分に得ることができる。

【0015】このように、放熱板12にじかに基板16を接着して外部接続端子18aを取り付ける構成とした場合は、外部接続端子18aが実装基板に接続されるようにその突出寸法を設定すればよいから、従来のように固定板14を介して外部接続端子18aを取り付けた場合に比較して半導体装置全体としての厚さを薄くすることができる。放熱板12に半導体素子10を取り付けた部位の厚さは半導体素子10、基板16等の厚さで規制されるから、半導体装置全体の厚さを薄くする方法として本実施形態の構成はもっとも有効である。

【0016】もちろん、外部接続端子は基板18上で半導体素子10を搭載した領域に設けることもできる。図1、2で18bは半導体素子10を搭載した領域に設けた外部接続端子である。この外部接続端子18bは上記の半導体素子10を搭載した領域の周囲に設けた外部接続端子18aとその突出寸法（バンプの高さ）を合わ

せ、半導体装置を実装した際に、すべての外部接続端子18a、18bが実装基板側の電極等に接続されるようにする。

【0017】基板16には上記の外部接続端子18a、18bと半導体素子10とを電氣的に接続する配線パターンが設けられている。配線パターンの一端側には半導体素子10の電極22が電氣的に接続され、配線パターンの他端側には外部接続端子18a、18bが電氣的に接続される。なお、半導体素子10を搭載した領域に設ける外部接続端子18bについては、とくに半導体素子10の電極22と電氣的に接続させず、熱放散用のサーマルバンプとして利用してもよい。

【0018】続いて、本発明に係る半導体装置の製造方法について説明する。図3、4に半導体装置の製造方法の実施形態を示す。図3は異方性導電膜30を使用して半導体素子10を基板16に搭載して製造する例、図4はアンダーフィル材40により半導体素子10を封止して製造する例である。

【0019】まず、図3に示す半導体装置の製造方法について説明する。この製造方法では、電極22を形成した半導体素子10と、半導体素子10を接合する領域に異方性導電膜30を被着した基板16を用意する。基板16としては絶縁性テープ等のテープ状のもの、押圧治具による加圧によって変形可能な樹脂板等の電氣的絶縁性を有する基板を使用する。これらの基板16には外部接続端子18を接合するためのランドと、外部接続端子18と半導体素子10とを電氣的に接続するための配線パターンが設けられている。図3(a)は半導体素子10と、異方性導電膜30を被着した基板16を示す。

【0020】次に、半導体素子10と放熱板12と基板16とを一体に接合するための下型治具32の上に基板16を位置合わせしてセットする。下型治具32の成形面には基板16と放熱板12との間に半導体素子10を収容して半導体素子10と放熱板12とを一体に接合するための成形凹部32aが設けられている。次に、基板16に位置合わせして半導体素子10をセットする。図3(b)は基板16の上に半導体素子10をセットした状態である。異方性導電膜30は半導体素子10を基板16に押接した際に、バンプ状に形成されている電極22部分でのみ基板16に設けた配線パターンと電氣的に導通し、その他の部位では電氣的に絶縁される。

【0021】図3(c)は上型治具34で放熱板12を支持し、下型治具32にセットされている基板16および半導体素子10と放熱板12とを接合する状態を示す。放熱板12の接着面には半導体素子10を放熱板12に接着するための接着剤24と、基板16を放熱板12に接着するための接着剤26が設けられている。接着剤24、26はシート状のものを被着して用いてもよいし、コーティングして設けてもよい。

【0022】このように基板16と放熱板12とを位置

合わせした状態で下型治具32と上型治具34とで基板16と放熱板12とを挟圧することにより、半導体素子10を内部に封止して収容したかたちで基板16と放熱板12とを一体に接合することができる。下型治具32と上型治具34を用いて放熱板12と基板16を挟圧して接合することにより、基板16は下型治具32の成形面に形成した成形凹部32aの形状にならって成形され、成形凹部32aの外側領域では基板16が放熱板12に接着される。

【0023】半導体素子10を搭載した領域では、この下型治具32と上型治具34を用いた接合操作により、異方性導電膜30を介して半導体素子10と基板16に設けた配線パターンとが電氣的に導通されて半導体素子10の電極形成面が封止される。また、この操作の際に半導体素子10の側面部分では異方性導電膜30がメニスカス状に這い上がり、半導体素子10の側面部分が確実に封止される。また、半導体素子10と放熱板12とは半導体素子10の裏面で接着剤24によって接着される。

【0024】このようにして、放熱板12と基板16とを一体に接合した後、基板16に設けたランドに外部接続端子18aもしくは必要に応じて外部接続端子18bを接合して半導体装置を得る。本実施形態の半導体装置の製造方法によれば、下型治具32と上型治具34を用いて基板16を成形しつつ放熱板12と一体に接合するから、高度の成形精度を有する半導体装置を容易に得ることが可能である。また、固定板14を使用しないことから、部品点数を減らすことができ製造コストを引き下げることができる。

【0025】図4に示す半導体装置の製造方法は、半導体素子10を基板16にフリップチップ接続し、アンダーフィル材40を用いて半導体素子10を封止することを特徴とする。本製造方法では、図4(a)に示すように、下型治具32に基板16をセットした後、基板16上に半導体素子10をフリップチップ接続する。下型治具32には上記実施形態と同様に成形凹部32aが設けられている。

【0026】図4(b)は基板16にフリップチップ接続した半導体素子10の電極22を形成した面にアンダーフィル材40を流し込んで封止した状態を示す。なお、基板16に半導体素子10をフリップチップ接続した後、フリップチップ接続した基板16を下型治具32にセットするようにしてもよい。半導体素子10を基板16にフリップチップ接続することにより、半導体素子10と基板16に設けた配線パターンとが電氣的に接続される。

【0027】図4(c)は上型治具34で放熱板12を支持し、下型治具32と上型治具34とで基板16と放熱板12とを挟圧して、半導体素子10を内部に封止して一体に接合する方法を示す。基板16と放熱板12とを

加熱、加圧して接着剤24、26を硬化させることにより、強固に接合することができる。下型治具32と上型治具34とにより基板16と放熱板12とが挟圧されることにより、基板16が成形凹部32aの形状にならって成形され、半導体素子10の搭載領域の外側部分では基板16が一体に接合され、半導体素子10の電極形成面と側面部分がアンダーフィル材40によって確実に封止して得られる。基板16はテープ状のものであり、押圧治具によって簡単に成形できるものであるから下型治具32と上型治具34によって挟圧することによって簡単に成形することができる。

【0028】基板16と放熱板12とを一体に接合した後、外部接続端子18a、18bを接合することにより、半導体装置が得られる。以上のように、半導体素子10をフリップチップ接続により基板16に接合し、アンダーフィル材40によって封止して半導体装置とすることもできる。本実施形態の製造方法によって得られる半導体装置も、薄く、コンパクトな製品として容易に製造することができ、また、ばらつきのない高精度の製品として提供することができる。

【0029】本発明に係る半導体装置は放熱板12の保形性によって基板16を支持するが、TABテープ等によって形成される基板16は成形によって内部応力が残留したりするものではないから、半導体装置の反り等が問題になることはなく、信頼性の高い半導体装置として提供することができる。

【0030】なお、基板16と放熱板12とを接合する際に、基板16と放熱板12に挟まれた内部のエアを逃がすため、放熱板12に通気孔50を設けてもよい。図2に通気孔50を設けた例を示す。このように通気孔50を設ければ、基板16と放熱板12とを接合する際に、内部の空気を逃がすことができ、空気を余分に残留させて封止することをなくすることができる。また、放熱板12に通気孔50を設けておけば、半導体装置を実装した際、半導体素子10が発熱して半導体装置内部の空気が膨張したような場合でも、内部空気を外部に逃がすことができるという利点もある。

【0031】

【発明の効果】本発明に係る半導体装置によれば、上述したように、半導体装置の薄型化および軽量化を効果的に図ることができ、よりコンパクトな製品として提供することが可能となる。また、本発明に係る半導体装置の製造方法によれば、放熱板と基板とを一体に接合して半導体素子を搭載した信頼性の高い半導体装置を容易にかつ効率的に製造することができる等の著効を奏する。

【図面の簡単な説明】

【図1】半導体装置の一実施形態の構成を示す断面図である。

【図2】半導体装置の構成を拡大して示す断面図である。

【図3】半導体装置の製造方法を示す説明図である。

【図4】半導体装置の他の製造方法を示す説明図である。

【図5】半導体装置の従来例の構成を示す断面図である。

【符号の説明】

10 半導体素子
12 放熱板
14 固定板
16 基板

16a 傾斜壁

18、18a、18b 外部接続端子

20 アンダーフィル材

24、26 接着剤

30 異方性導電膜

32 下型治具

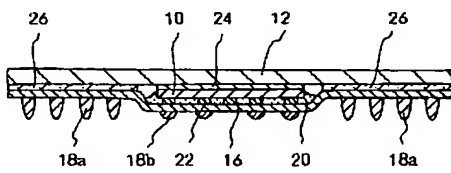
32a 成形凹部

34 上型治具

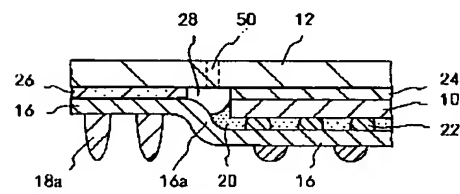
40 アンダーフィル材

50 通気孔

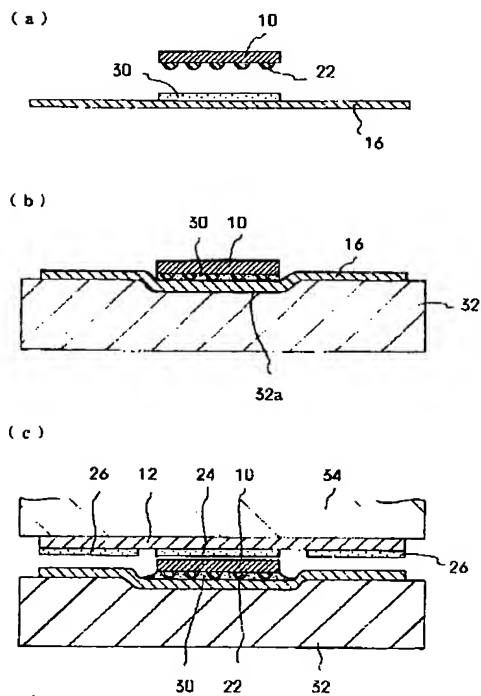
【図1】



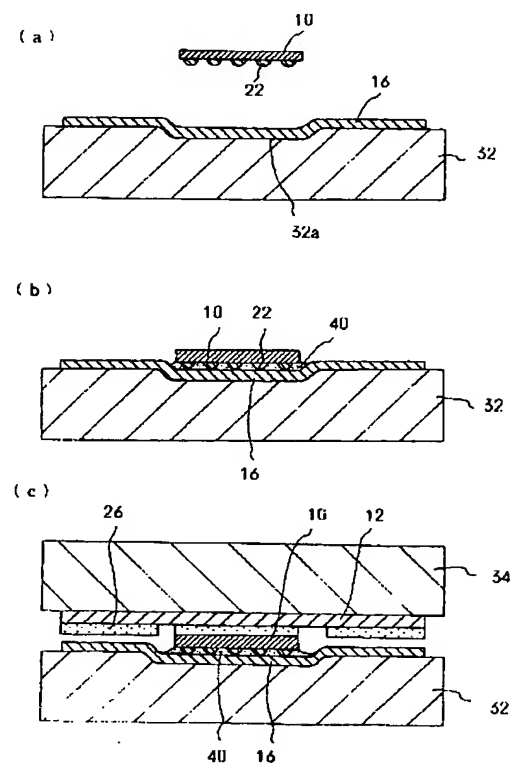
【図2】



【図3】



【図4】



【図5】

